

キーワード

FPGA、CPLD、ハードウェア記述言語、Verilog HDL、論理回路、プログラミング

研究概要

ハードウェア記述言語の1つであるVerilog HDLを用いて、構造レベル、データフローレベル、動作レベルによるFPGAやCPLDのプログラミングとコンフィギュレーションをおこない、それぞれの用途や研究目的に合わせた論理回路を実現します。自らプリント基板を設計・製作してFPGA/CPLDをはんだ付けする場合もありますし、各社から販売されている評価ボードを使用することもあります。

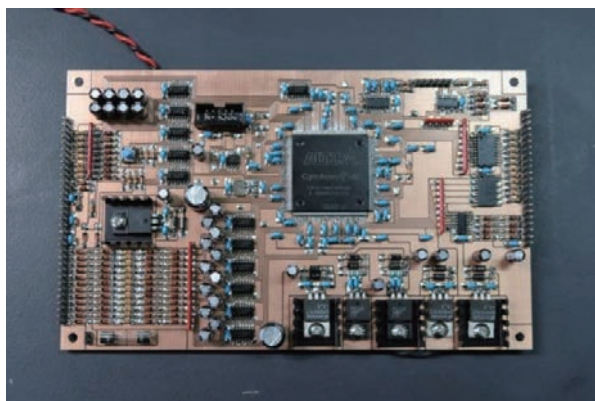


図1：開発例（JTAGポートを搭載したFPGAボードの開発とVerilog HDLプログラミング）

応用例・用途

各種演算の外、モーター、音、光、温度、圧力等を制御するためのデジタル信号処理が可能です。

主にIntel社（Altera社）とXilinx社のFPGA/CPLDプログラム開発環境を使用しています。



国立大学法人 筑波技術大学 学術・研究委員会

【問い合わせ先】

〒305-8520 茨城県つくば市天久保4-3-15 大学戦略課 企画戦略係

TEL：029-858-9339 FAX：029-858-9312 E-MAIL：kenkyo@ad.tsukuba-tech.ac.jp